

基于锗硅 BiCMOS 工艺的低噪声差分放大器设计

张华斌¹, 刘 萍^{1,2}, 邓春健^{1,3}, 杨健君¹, 刘黎明¹, 陈 卉¹, 王红航¹, 熊召新⁴

(1 电子科技大学 中山学院, 广东 中山 528402;

2 电子科技大学 物理电子学院, 四川 成都 610054;

3 电子科技大学 计算机科学与工程学院, 四川 成都 610054;

4 陕西理工大学 物理与电信工程学院, 陕西 汉中 723000)

摘 要: 针对无线局域网前端接收机 2.5 GHz 的应用, 提出了一种硅锗工艺低噪声差分放大器. 采用差分级联放大器结构既能抑制输入端的共模噪声信号, 又能因级联结构的高增益而抑制电路的噪声, 确保电路的高性能; 同时选用 JAZZ 0.35 μm 1P4M 锗硅 BiCMOS 工艺来制作. 该放大器能有效地提供了 50 Ω 输入阻抗匹配且具备良好的温度特性. 在频点 2.5 GHz 时, 放大器的最大小信号电压增益为 29.1 dB, 噪声系数 1.3 dB, 输入/输出回波损耗都优于一11 dB, 输入 3 阶交调点为一0.24 dBm. 在直流电源电压 3 V 供应下, 低噪声放大器消耗电流为 3.7 mA. 仿真结果表明, 与其他文献相比, 该放大器有更高的电压增益和更低的噪声, 可以更加有效地应用于无线局域网及相关频点领域.

关键词: 无线局域网; 锗硅; BiCMOS; 低噪声放大器

中图分类号: TN453; TN609

文献标识码: A

文章编号: 1000-7180(2017)05-0035-05

Design of a Differential Lower Noise Amplifier Using SiGe BiCMOS Technology

ZHANG Hua-bin¹, LIU Ping^{1,2}, DENG Chun-jian^{1,3}, YANG Jian-jun¹,
LIU Li-ming¹, CHEN Hui¹, WANG Hong-hang¹, XIONG Zhao-xin⁴

(1 Zhongshan Institute, University of Electronic Science and Technology, Zhongshan 528402, China; 2 School of Physical and Electronics, University of Electronic Science and Technology, Chengdu 610054, China; 3 School of Computer Science and Engineering,

University of Electronic Science and Technology, Chengdu 610054, China;

4 Department of Physical and Telecommunication Engineering Dept.,
Shaanxi Sci-Tech University; Hanzhong 723000, China)

Abstract: A differential lower noise amplifier (LNA) for wireless local network (WLAN) in front-end receiver is presented, which is fabricated with a JAZZ 0.35 μm 1P4M SiGe BiCMOS process. It can not only reject the common-mode noise signal in input port and but also depress circuit noise for using cascade topology, and realize its high performance. The LNA provides effectively a 50 Ω input impedance matching and good temperature characteristic. At 2.5 GHz, the LNA exhibits a maximum small signal voltage gain of 29.1 dB, noise figure of 1.3 dB, input/output return loss better than -11 dB, and input IIP3 of -0.24 dBm, respectively. The LNA consumes 3.7 mA from a 3.0V DC supply. The simulation results show that, in comparison with the other LNAs, this LNA has higher voltage gain, lower noise and more efficaciously be utilized in WLAN and related fields.

Key words: WLAN; SiGe; BiCMOS; low noise amplifier

1 引言

无线通信是当今世界电子信息领域关注的焦点. 其中, 作为无线通信射频集成电路中的无线局域网应用是一个关键的市场, 它已经变成了射频芯片领域的研究热点. 低噪声放大器是无线局域网系统中的关键模块, 它是系统接收装置的前端, 该性能的优劣对整个接收装置有着重要的影响, 这是因为系统的敏感性是由低噪声放大器的增益和噪声系数所决定的. 设计时, 研究人员将综合考虑这些参数^[1-2], 折衷地选择各种工艺的优缺点, 并将这些工艺的的优点整合并折衷选择, 如: 双极与 CMOS 工艺整合到更先进的 BiCMOS 工艺技术中. 同时, 锗硅材料作为一种合金物质与硅工艺有更好的兼容性, 具有硅工艺的低成本和高性能, 因此采用锗硅 BiCMOS 工艺可以设计出性能更佳的低噪声放大器.

根据文献[3-4]中给出的各种 BiCMOS 低噪声放大器得知, 所有设计者都将低噪声、低功耗和高增益这几个设计参数作为关键指标, 因此研究设计时需要使用许多关键技术. 例如: 为了降低电路的功耗和减少有源及无源器件的数量(导致面积降低), 而采用单端结构的低噪声放大器, 但这至少带来一个重要的缺点, 放大器对寄生接地电感敏感, 可以使用差分低噪声放大器来解决这个问题. 然而, 对于等量的功率消耗的两个低噪声放大器来说, 差分低噪声放大器的噪声系数比单端低噪声高, 于是可通过提高增益来抑制噪声的技术来解决. 此外, 由于器件模型精度和工艺条件变化而导致电路的仿真和测量结果出现的差异性, 设计时应留有一定的性能参数裕量. 在实际工作中, 温度变化也会对低噪声放大器的性能产生影响. 因此, 在全面考虑所有指标的情况下, 应利用多种技术折衷地解决所有问题^[5-6].

基于 JAZZ 0.35 μm SiGe BiCMOS 工艺, 本文设计了用于无线局域网的 2.5GHz 低噪声差分放大器. 其中, 级联 Cascode 结构可以有效地提高放大器增益, 抑制主放大管带来的密勒效应, 降低了输出端噪声系数, 使得输入、输出之间具有很好的隔离效果. 它比采用同样 BiCMOS 工艺的同类放大器取得等效的或较好的性能^[7].

2 低噪声放大器结构与性能分析

2.1 电路结构比较选择

对于采用 BiCMOS 工艺, 使用双极晶体管来设计放大电路的单端结构有: 共发射极(CE)、共集电

极(CC)和共基极(CB)三种. 由于共集电极的电压增益小于 1, 无法满足高增益放大的要求, 所以目前用于高增益放大主要采用共发射极和共基极结构, 其中, 共基极放大增益稍大于共发射极的, 而噪声系数却相反, 由此, 设计时应折衷选择.

对于采用多级结构的低噪声放大器电路, 为了达到电路的高性能, 可选用如表 1 所示的两种结构.

表 1 低噪声放大器两种结构性能比较^[8]

电路结构	噪声 /dB	增益 /dB	功耗 /mW	带宽 /GHz	面积 /mm ²
CE-CE	2.7	17	2.7	2	0.74
Cascode	2.5	17	1.8	0.5	0.46

比较发现, 在功率增益相等的条件下, Cascode 结构具有多方面的优势, 其噪声系数、功耗和芯片面积都比 CE-CE 结构的低噪声放大器小, 只有带宽比 CE-CE 结构稍差, 但如果对于窄带低噪声放大器而言, 就没有此方面的缺点. 因此, 对于两级放大的低噪声放大器应选用 Cascode 结构.

为了在射频芯片集成电路中抑制衬底所带来的干扰噪声信号, 低噪声放大器应选择对共模信号具有抑制能力的差分放大结构. 另外, 差分放大电路结构可以保证差分对两边的元器件性能对称, 从而能有效地提高电路性能, 抑制来自衬底的共模噪声信号.

2.2 电路结构特点

根据以上分析, 研究小组提出了级联差分结构的低噪声放大器, 如图 1. 图中给出了锗硅 BiCMOS 级联(Cascode)低噪声差分放大器电路原理图, 输入采用共射极接法, 射极端带有负反馈电感, 反馈电感不仅提高了放大器的线性度, 而且增大了输入电阻利于阻抗匹配. 同时, 级联结构也有利于提高隔离度和降低电路设计结构的复杂性. 此外, 通过使用差分电感, 也提高了电路的 Q 值.

从文献[9]可知如何降低、优化噪声系数及确定输入双极晶体管的发射极长度. 在功耗限制条件下, 所选择的输入晶体管的发射极 l_e 的长度为 20 μm ($4 \times 20 \times 0.35 \mu\text{m}$) 和级联结构的晶体管的长度为 20 μm ($5 \times 20 \times 0.35 \mu\text{m}$). 在差分放大器级联电路的单边 $Q_0 - Q_3$ 中, 通过发射极反馈电感 L_2 的使用有利于输入端口阻抗和噪声系数的匹配. 值得注意的是利用绑定线电感 L_1 取代了片上电感, 它将节省芯片面积. 在输入端口, 匹配网络是由一个片外隔断电容 C_6 (10 pF) 和电感 L_1 (3 nH) 部分的 Π 型网络结构组成, 来提高输入端口 Q 因子. 在输出端口,

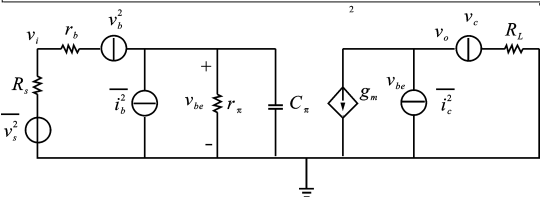


图 3 输入噪声电压情况下共发射放大小信号模型

通过式(4)得知:

(1) 式中包含有 Z 变量,表明随着频率的变化,噪声系数也发生变化. 在高频区是随着频率的增大而增加.

(2) 式中包含有电流 I_B 和 I_C ,表明噪声系数与基区和集电区电流有关,随着电流 I_B 和 I_C 的增加,噪声系数是先减小,然后增大,故在某一 I_C 处,噪声系数有最小值.

(3) 增加 g_m 及降低 r_b 有利于降低噪声系数.

3 仿真结果

应用 Cadence Spectre-RF 仿真器,利用 0.35 μm SiGe BiCMOS 工艺,仿真了级联低噪声差分放大器. 图 4-7 给出了该低噪声放大器的仿真结果,在频点 2.5 GHz 时,放大器取得噪声系数 1.3 dB,输入回波损耗为 -11.7 dB,输出回波损耗 -22.5,实现电压增益 29.1 dB,反向隔离系数 -62.8 dB,此时,输入三阶交调点 IIP3 是 -0.24 dBm. 该低噪声放大器在电源电压 3 V 的情况下,消耗直流电流为 3.7 mA.

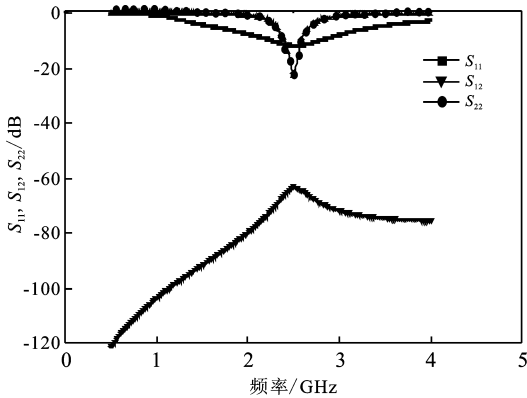


图 4 差分低噪声放大器的输入回波损耗 S_{11}

图 4 给出了随着频率的增大, S_{11} 、 S_{12} 、 S_{22} 的变化特点, S_{11} 曲线反映满足输入端口 50 欧姆阻抗匹配的 S 参数值. 在频点 2.5 GHz 时,电路的输入回波损耗 S_{11} 低于 -11 dB,这说明输入端口得到良好的阻抗匹配. S_{12} 的值仅为 -62 dB,表明 Cascode 电

路结构在隔离方面的高性能,使得输入和输出端口更容易实现网络阻抗匹配. 通过观察输出回波损耗 S_{22} 的值可发现其值比输入端回波损耗 S_{11} 的值还低,表明输出端的匹配效果更好,从而保证低噪声差分放大器有更高的增益.

图 5 表明低噪声差分放大器的电压增益与频率的关系. 在频率 2.5 GHz 时,放大器获得电压增益 29.1 dB,这是由于电路采用了高电流放大增益的锗硅(SiGe)器件,高电压增益的 Cascode 结构,以及好的输入和输出匹配网络.

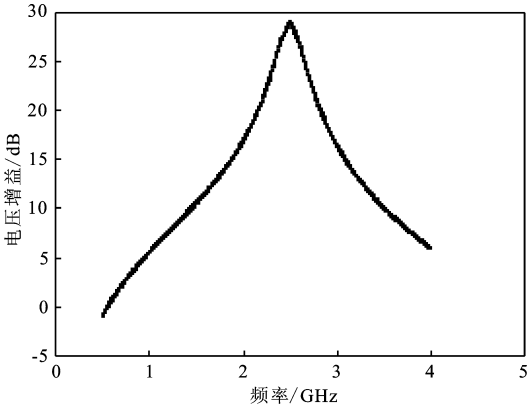


图 5 差分低噪声放大器的电压增益

低噪声差分放大器的噪声系数和最小噪声系数曲线与频率的关系如图 6 所示. 在频率 2.5 GHz 时,噪声系数与最小噪声系数重合表明放大器的输入端口有很好的噪声匹配. 在设计中互连电感及电阻的所有寄生效应都得到全部的考虑,据估计这些寄生效应影响电路的噪声性能达到 20%.

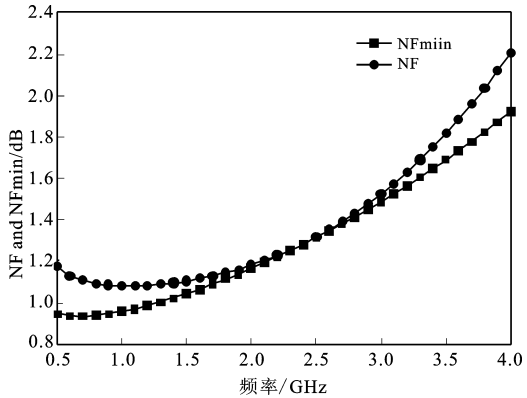


图 6 差分低噪声放大器的噪声系数和最小噪声系数

图 7 显示出所设计的 Cascode 低噪声差分放大器的输入三阶交调点 IIP3. 当两个正弦频率作用于一个非线性放大器时,其输出将包括互调产物,当两正弦波频率分别为 2.501 GHz 和 2.499 GHz,由此,仿真得到的输入三阶交调点 IIP3 为 -0.24 dBm.

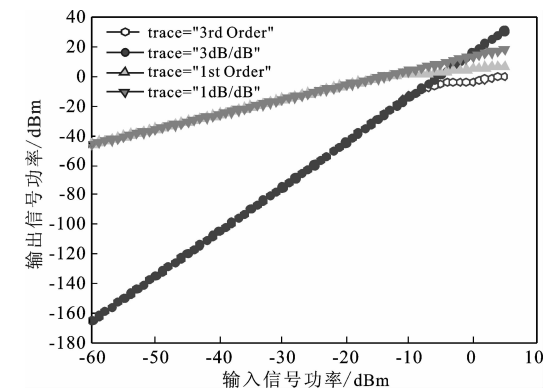


图 7 差分低噪声放大器的输入三阶交调点

图 8 是所设计低噪声差分放大器电路的版图,由于仅仅使用单个差分电感和几个电容,所以版图所占的芯片面积较小.另外,低噪声差分放大器的仿真结果性能与其他文献资料进行了比较,如表 2 所示.

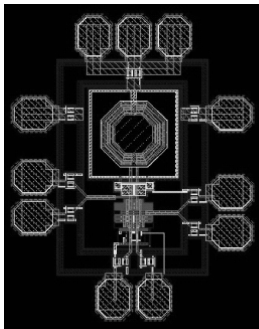


图 8 差分低噪声放大器的版图

表 2 低噪声放大器的主要性能对比

参考文献	文献[5]	文献[6]	文献[7]	本文/ μm SiGe
噪声系数/dB	1.65	2.5	2.7	1.3
电压增益/dB	20	14.4	31	29.1
S11/dB	-15	-12.8	-14	-11.7
IIP3/dBm	-0.5	NA	NA	-0.24
功耗/mW	17.3	11.9	39.7	22
频率/GHz	2.1	2.3	2	2.5
工艺/ μm	0.35	0.35	0.35	0.35

4 结束语

本文提出了一种采用 0.35 μm 锗硅 BiCMOS 工艺,频点 2.5 GHz 的级联低噪声差分放大器.该低噪声放大器的优点是利用双极器件的基极多条叉指结构来获得低噪声和高增益,同时,在电路中选用级联 Cascode 结构而获得好的隔离度和高增益.另外,在低噪声放大器电路中仅仅使用单个差分电感,从而大大缩小了芯片面积,最终实现噪声系数 1.3 dB、电压增益 29.1 dB 和输入三阶交调点-0.24 dBm.

参考文献:

[1] 张胜标,张志浩,章国豪. 用于 S 波段的高线性低噪声放大器 [J]. 电子器件, 2016, 39(1): 57-61.

[2] 黄东,林福江. 一种采用后失真技术的高线性巴伦低噪声放大器 [J]. 微电子学, 2016, 46(1): 18-21.

[3] Li C, Wang X, Jain V, et al. 2.4/5.5GHz LNA switch designs based on high resistive substrate 0.35 μm SiGe BiCMOS [C]// 2015 IEEE 11th International Conference on ASIC (ASICON). China, Chengdu: IEEE, 2015: 1-4.

[4] Jang S, Nguyen C. A high-gain power-efficient wide-band v-band LNA in 0.18 μm SiGe BiCMOS [J]. IEEE Microwave and Wireless Components Letters, 2016, 26(4): 276-278.

[5] Wang C, Lee Y, Yang T. A high linearity low noise amplifier in a 0.35 μm SiGe BiCMOS for WCDMA applications [C]// IEEE VLSI-TSA International Symposium on VLSI Design. Taiwan, Hsinchu: IEEE, 2005: 153-156.

[6] Lin Y, Wang T, L S. A fully integrated concurrent dual-band low noise amplifier with suspended inductors in SiGe 0.35 μm BiCMOS technology [C]// IEEE International Symposium on Circuits and Systems. New Orleans: IEEE, 2007: 425-428.

[7] Fu T, Chen S, Hsu. A 0.35 μm SiGe BiCMOS RF front-end IC for TD-SCDMA receiver [C]// 2002 IEEE Asia-Pacific Conference on ASIC. Taiwan, Taipei: IEEE, 2002: 315-318.

[8] Roux P, Baeyens Y, Weiner J, et al. Ultra-low-power X-band SiGe HBT low-noise amplifiers [C]// IEEE/MTT-S International Microwave Symposium, 2007. Honolulu: IEEE, 2007: 1787-1790.

[9] Min B, Rebeiz G M. Ka-band SiGe HBT low noise amplifier design for simultaneous noise and input power matching [J]. IEEE Microwave and Wireless Components Letters, 2007, 17(12): 891-893.

[10] Lu Y, Krithivasan R, Kuo W L, et al. A 1.8-3.1 dB noise figure (3-10 GHz) SiGe HBT LNA for UWB applications [C]// 2006 IEEE Radio Frequency Integrated Circuits (RFIC) Symposium. USA, San Francisco: IEEE, 2006.

作者简介:

张华斌 男,(1968-),博士,讲师.研究方向为射频电路设计和器件建模. E-mail: hbzhang533@yahoo.com.

刘 萍 女,(1980-),博士,副教授.研究方向为微波电子学与技术.

邓春健 男,(1980-),博士,教授.研究方向为信息显示技术.